

(54) SEMICONDUCTOR DEVICE

(11) 61-84074 (A) (43) 28.4.1986 (19) JP

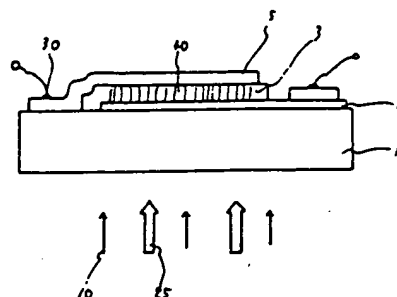
(21) Appl. No. 59-206084 (22) 1.10.1984

(71) SEMICONDUCTOR ENERGY LAB CO LTD (72) SHUNPEI YAMAZAKI

(51) Int. Cl. H01L31/04

PURPOSE: To provide a photoelectric transducer which does not result in optical deterioration, by forming in an I type layer a number of column grains vertical to an insulating substrate, in the case where a semiconductor device is manufactured which has laminations of a first electrode, a non-single-crystalline semiconductor film with a PIN junction containing hydrogen or halogen elements, and a second electrode on the substrate.

CONSTITUTION: A conductive film 2 such as SnO_2 or ITO having unevenness with a height difference of $\sim 0.1\mu\text{m}$ formed on the back and front surfaces is formed on a glass substrate 1. On one end of the film 2, a connector is mounted, and from over the film 2 spaced away from the connector to the other end, PIN non-single-crystalline semiconductor layer 3 containing hydrogen or halogen elements is coated with a plasma CVD method. At this time, a number of column grains 40 vertical to the substrate are formed in the I type layer constituting the PIN junction. From over the layer 3 to the exposed portion of the substrate 1, a conductive layer 5 having the similar unevenness is coated, at the end of which a connector 30 is mounted. Thereafter, the back face of the substrate 1 is scanned by irradiating light 25. Thus current flowing transversely can be prevented by the column grains and extension of a depletion layer can be increased.



BEST AVAILABLE COPY

257/69

⑨ 日本国特許庁 (J P)

⑩ 特許出願公開

⑫ 公開特許公報 (A)

昭61-84074

⑮ Int. Cl.

H 01 L 31/04

識別記号

庁内整理番号

7733-5F

⑬ 公開 昭和61年(1986)4月28日

審査請求 未請求 発明の数 1 (全7頁)

⑭ 発明の名称 半導体装置

⑯ 特 願 昭59-206084

⑰ 出 願 昭59(1984)10月1日

⑱ 発 明 者 山 崎 舜 平

東京都世田谷区北烏山7丁目21番21号 株式会社半導体エ
ネルギー研究所内

⑲ 出 願 人 株式会社 半導体エネ
ルギー研究所

東京都世田谷区北烏山7丁目21番21号

明 細 書

1. 発明の名称

半導体装置
特許請求の範囲

2. 絶縁表面を有する基板上に、第1の電極と、該電極上に密接してPIN 接合を有する水素またはハロゲン元素が添加された非単結晶半導体と、該半導体上に第2の電極とを有する光電変換素子を複数個直列に連結部にて連結して設けた半導体装置において、真性または実質的に真性のI型半導体は基板に垂直方向に柱状粒を一部または全部に有せしめることを特徴とする半導体装置。

2. 特許請求の範囲第1項において、第1および第2の電極は凹凸表面を有し、裏面電極は反射性電極が設けられたことを特徴とする半導体装置。

3. 特許請求の範囲第1項において、連結部を構成する非活性領域は結晶粒の粒界を多数回横切る方向にして高抵抗領域を設けることを特徴とする半導体装置。

3. 発明の詳細な説明

「発明の利用分野」

この発明は、水素またはハロゲン元素が添加されたPIN 接合を有するアモルファス半導体を含む非単結晶半導体を絶縁表面を有する基板に設けた光電変換素子（単に素子という）を複数個電氣的に直列接続をして、高い電圧を発生せしめる光電変換装置に関する。

「従来の技術」

従来、水素またはハロゲン元素が添加された非単結晶半導体としてアモルファス半導体が知られている。しかし、かかる半導体はアモルファス構造を有し、結晶性を積極的に用いていないため、PIN 接合におけるI型半導体層のキャリアの空乏層の厚さは 0.3μ 以下と狭く、また、 $AM1(100mW/cm^2)$ での光照射に対し劣化が生じてしまった。

「本発明が解決しようとする問題点」

本発明は、かかるアモルファス半導体を含む水素またはハロゲン元素を含有する非単結晶半導体に対し、レーザアニールを行い、異方性を有する柱状粒を結晶化を助長せしめて形成し、光照射に

ことができるという画期的な光電変換装置の作製方法を提供することにある。

以下に図面に従って本発明の詳細を示す。

「実施例1」

第1図は本発明の光電変換素子の縦断面図である。

図面において、絶縁表面を有する基板例えばガラス基板(1)であって、1.5cm、巾2cmを用いた。さらにこの上面に、全面にわたって第1の導電膜(2)である透光性導電膜を0.1~0.5 μ の厚さに形成させた。この導電膜は高低差~0.1 μ の凹凸を有せしめた。

この透光性導電膜(2)として弗素等のハロゲン元素が添加された酸化スズを主成分とする透光性導電膜またはITO(酸化スズ・インジウム)(500~5000Å代表的には500~1500Å)をスパッタ法またはスプレー法により形成させて、第1の導電膜とした。

この後、この上面にプラズマCVD法、フォトリソ法またはLPCVD法により、光照射により光起電力

を発生する非単結晶半導体即ちPIN接合を有する水素またはハロゲン元素が添加された非単結晶半導体層(3)をI型半導体中の最低酸素濃度を $5 \times 10^{18} \text{cm}^{-3}$ 以下とし、かつその厚さを0.3~5.0 μ 代表的には2.0 μ の厚さに形成させた。

その代表例は光照射が基板側からの場合であるため、P型($\text{Si}x\text{C}_{1-x}$, $0 < x < 1$)半導体(約200Å) - I型アモルファスまたはセミアモルファスのシリコン半導体(約2.0 μ) - N型の微結晶(約500Å)を有する半導体よりなる1つのPIN接合を有する非単結晶半導体(3)を均一の膜厚で形成させた。

第1図において、さらにこの上面に第2の導電膜(5)およびコネクタ(30)を形成した。

さらに本発明方法における500nm以上の波長(一般には530nmまたは1.06 μ)を発光するYAGまたはルビーパルス光レーザアニール装置の概要およびその方法を示す。

被照射構造物は第1図または裏面電極を形成する前の半導体(3)が積層された基板を対象とする。

光源の照射光面積は光学系を用いて1mm×9mmの照射面積としたルビーパルスレーザ光を用いた。

また、スキンスビードとの関係でその厚さを1mmとして、照射エネルギー密度を制御するため、100 μ ~3mmまで可変させてもよい。

ここではCTC コムテックトレーニング株式会社製レーザ発振器を用いた。

さらにこのレーザ光はレンズで長方形に集光し、パルス光(周波数300Hz~30KHz)を有し5KW/cd(巾1mmの場合)となった。

この照射光(25)を被照射面に一定速度の移動基体に照射させた。

かくすると、非単結晶半導体中で1層の全厚さ(波長0.7 μ の場合)または0.53 μ の波長を用いる場合にその半分程度の3000~5000Åの深さの領域に柱状粒の結晶化を助長させる領域を作ることができた。この結晶化の事実、この工程の後レーザラマン分光測定を行うことにより判明した。加えて、この本発明方法のアニールは光パルスアニールのため、結晶化の際、既に含有している水

素またはハロゲン元素を外部に脱気することが少なく、また結晶粒界に偏析せしめ、この粒界での不対結合手を中和させ得る。加えて結晶性または秩序性を光アニールにより促進するため、光劣化特性が小さくなり、加えてPN間のアモルファス半導体における1層中の空乏層の巾をアモルファス構造のPIN接合における0.3 μ より結晶性を有せしめるため、1~3 μ と伸ばすことができるという二重の特長を有していた。このため1層の最通厚さをアモルファス半導体の0.5 μ より1.5~2.0 μ にまで厚くさせることができ、光電変換装置としての電流を増加させ得る。

かくの如く第1図に示した半導体上の第2の導電膜(5)は金属と透光性導電酸化膜(CTF)とを用いた。その厚さはそれぞれ300~1500Åに形成させ、光閉じ込め型の構造とした。

このCTFとしてクロム-珪素化合物等の非酸化物導電膜よりなる透光性導電膜を用いてもよい。

これらは電子ビーム蒸着法またはスパッタ法、フォトリソ法、フォド・プラズマCVD法を含むCVD

により平均出力0.3 ~ 1W (焦点距離40mm) を加え、直径5mm のレーザ光を集光し、スポット径20 ~ 70 μ 代表的には50 μ をマイクロコンピュータにより制御して、上方よりレーザ光を照射し、その走査により、スクライブライン用の第1の開溝(13)を形成させ、各活性素子領域(31)、(11)に第1の電極(15)をレーザスクライブ(LS という)により作製した。

LSにより形成された開溝(13)は、巾約50 μ 長さ10cmであり、深さはそれぞれ第1の電極を構成させるために完全に切断分離した。

かくして第1の素子(31)および第2の素子(11)を構成する領域の巾は5 ~ 40mm例えば10mmとして形成させた。

この時、第1の開溝(13)に充填させた半導体は高抵抗型であり、アイソレーションが行われなければならない。

この後、この上面にプラズマCVD法、フォトリソ法またはLPCVD法により、実施例と同様に非単結晶半導体層(3)を0.5 ~ 5.0 μ 代表的には2.0 μ

の厚さに形成させた。

さらに第4図(B)に示されるごとく、第1の開溝(13)の左方向側(第1の素子側)にわたって第2の開溝(14)を第2のLS工程により形成させた。

この図面では第1および第2の開溝(13)、(14)の中心間を100 μ ずらしている。

かくして第2の開溝(18)は第1の電極の側面または上面(8)、(9)を露出させた。

さらに本発明は、第1の電極(2)の透光性導電膜(15)の表面のみを露呈させてもよいが、製造歩留りの向上のためには、レーザ光が0.1 ~ 1W例えば0.8Wでは多少強すぎ、この第1の電極(15)の深さ方向のすべてを除去した。しかし、その側面(8)(側面のみまたは側面と上面の端部)に第1図(C)で第2の電極(38)とのコネクタ(30)が密接しても、その接触抵抗が一般に酸化物-酸化物コンタクト(酸化スズ-ITO コンタクト)となり、その界面に絶縁物バリアが形成されないため、実用上何等問題はなかった。

第4図において、さらにこの上面に第4図(C)

に示されるごとく、第2の導電膜(5)およびコネクタ(30)を形成した。

この第2の導電膜(5)は金属と透光性導電酸化物(CTF)とを用いた。その厚さはそれぞれ300 ~ 1500 Åに形成させた。

さらに本発明方法における500 nm以上の波長を発光するルビーパルス光レーザアニールは実施例1と同様に行った。

即ち、被照射用基板は第4図(B)または(C)に示す。

第2の透光性電極(5)を形成する前または後の構造物を光アニール工程における対象基体として実施例1と同様に行った。

かくして、図面では示していないが、光アニール(25)を光照射面側から行い、基板に垂直方向の柱状粒を有する半導体にI型半導体を形成させた。

この時、領域(13)の非活性領域(34)(33')の半導体は素子(31)、(11)の第1の電極間のアイソレーションを行うため、柱状粒は多数回横切るように基板に垂直に成長させた。

このレーザアニールの後、第3のLSにより切断分離をして複数の第2の電極(39)、(38)を第3の開溝(20)を形成してアイソレーションした。

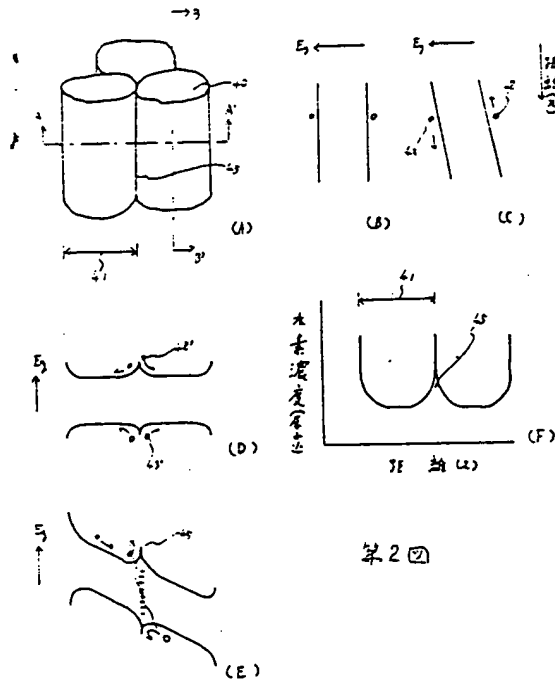
このCTFとしてクロム-珪素化合物等の非酸化物導電膜よりなる透光性導電膜を用いてもよい。

かくして第4図(C)に示されるごとく、複数の素子(31)、(11)を連結部(4)で直列接続する光電変換装置を作ることができた。

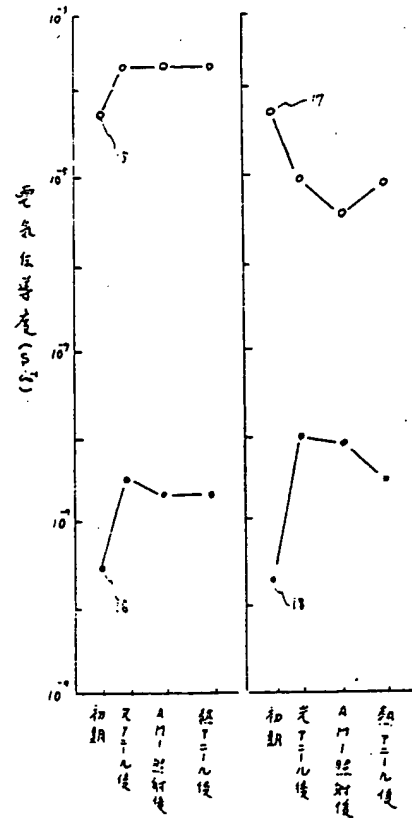
第4図(D)はさらに本発明を光電変換装置として完成せんとしたものである。即ちパッシベーション膜としてプラズマ気相法またはフォトリソ法により窒化珪素膜(21)を500 ~ 2000 Åの厚さに均一に形成させ、各素子間のリーク電流の湿気等の吸着による発生をさらに防いだ。

さらに外部引出し端子(22)、(22')を周辺部に設けた。

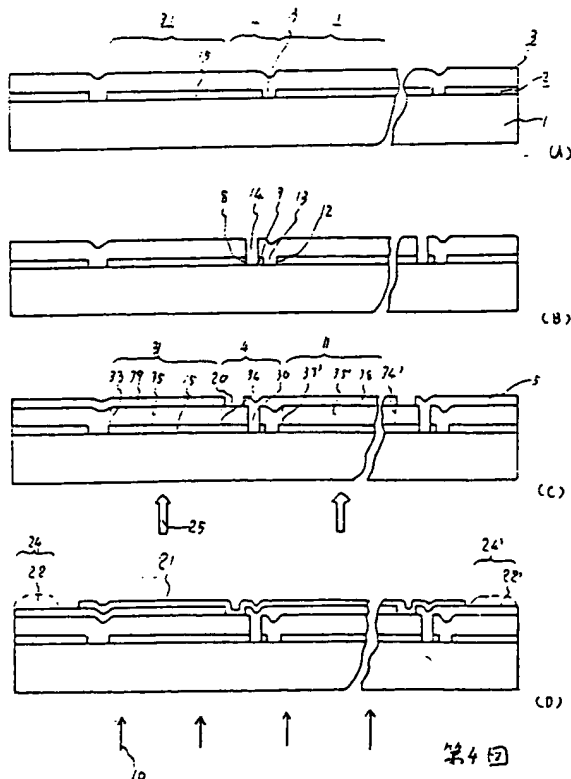
斯くして照射光(10)に対し、この実施例のごとき基板(10cm×10cm)において、各素子を巾10mm×92mmの短冊状に設け、さらに連結部の巾200 μ 外部引出し電極部の巾3mm、周辺部4mmによ



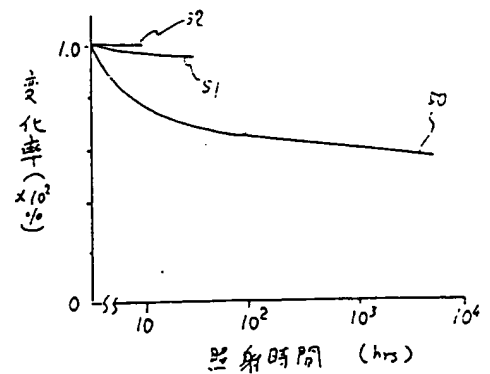
第2図



第3図



第4図



第5図